**Лабораторная работа № 4**

## ИЗУЧЕНИЕ ПРИНЦИПОВ РАБОТЫ и использования регистров

Цель работы: изучить принципы работы и способы применения регистров.

### Описание используемых микросхем

В лабораторной работе изучаются четырёхразрядные регистры серии ТТЛ: отечественная микросхема К155ИР1 и ее иностранный аналог - микросхема 74195, модель которой имеется в составе библиотеки программы моделирования «Electronics Workbench». Эти микросхемы выполняют схожие микрооперации. Условное обозначение микросхемы К155ИР1 представлено на рисунке 30, а. Регистр реализован на базе двухступенчатых триггеров, формирующих результат по заднему, спадающему фронту сигнала синхронизации. Особенностью микросхемы является наличие двух входов синхронизации (CWR и C>), каждый из которых активен при выполнении соответствующей микрооперации. Чтобы исключить паразитные явления, изменение информационных сигналов и режима работы следует производить при логическом нуле на обоих входах синхронизации.



Рис. 30. Условное обозначение микросхемы К155ИР1 (а) и модели микросхемы 74195 (б), на которой можно смоделировать работу отечественной микросхемы.

В зависимости от значения управляющего сигнала E регистр может выполнять две микрооперации.

Если E=1, то разрешается параллельный приём информации (WRITE- запись) с входов данных D0, D1, D2, D3 под действием спадающего фронта сигнала синхронизации CWR (сигнал CWR переходит из “1” в “0”). Выполняется микрооперация: RG:=D.

Если E=0, то разрешается сдвиг хранимой информации вверх (RG<) по заднему фронту сигнала синхронизации сдвига C>. Если считать при этом разряд RG3 за старший, то осуществляется правый сдвиг (RS) содержимого регистра на один разряд, то есть выполняется микрооперация: RG:=RS(RG,1). Одновременно со сдвигом в освободившийся разряд RG3 примется информация с входа D3>.

Если считать разряд RG3 за младший, то осуществляется левый сдвиг (LS) в сторону старших разрядов на один разряд: RG:=LS(RG,1).

При изучении работы микросхемы допустимо на оба входа синхронизации одновременно подавать синхроимпульсы, поскольку активность входа зависит от уровня сигнала E.

Микросхема 74195 (рис. 30,б) ориентирована на выполнение трёх микроопераций: сброс в нулевое состояние, параллельная запись четырёхразрядного числа с входов A, B, C, D и сдвиг хранимой информации вниз с приёмом сигнала с входов J, K в освобождающийся разряд QA. Выходы микросхемы отмечены символами QA, QB, QC, QD и соответствуют входам A, B, C, D. Триггер разряда QD имеет как прямой выход, так и инверсный, помеченный символом QD’.

Под действием уровня логической единицы на входе CLR во все разряды регистра заносятся нули. Выполняется микрооперация: RG:=0.

Если на входе SH/LD’ присутствует уровень логического нуля, то по нарастающему фронту сигнала CLK происходит параллельное занесение информации с входов A, B, C, D в триггеры QA, QB, QC, QD.

Если на входе SH/LD’ присутствует уровень логической единицы, то по нарастающему фронту сигнала CLK происходит сдвиг хранимой информации в сторону разряда QD с записью сигнала с входов J, K в освобождающийся разряд QA. Выполняется микрооперация: RG:=RS(RG,1), если старшим разрядом считать QD.

При выполнении лабораторной работы на компьютере необходимо учитывать некоторые отличительные особенности микросхемы 74195, которые приведут к несколько иным результатам, не совпадающим с результатами изучения микросхемы К155ИР1. Например, активным фронтом синхросигнала в микросхеме К155ИР1 является спадающий фронт, а в микросхеме 74195 – нарастающий, параллельная запись в первом случае производится по единичному уровню сигнала E, а в микросхеме 74195 – по нулю. Но это не является принципиальным отличием и может быть учтено применением в соответствующих цепях инверторов. Необходимым требованием при выполнении работы является понимание происходящих в микросхеме процессов и умение объяснить наблюдаемое. При сдвиге поразрядно информация записывается с входов J и K, объединённых вместе, как показано на рисунке 30,б. Пример включения микросхемы для знакомства с выполняемыми ею микрооперациями показан в файле «registr74195.ewb», а скорректированный вариант включения иностранной микросхемы с целью приближения по функциям к отечественной микросхеме К155ИР1 предложен в файле «registr74195=ir1.ewb».

Если соединить микросхему К155ИР1 с сумматором так, как показано в виде функциональной схемы на рисунке 31, то образуется накапливающий сумматор. При изучении накапливающего сумматора можно воспользоваться файлом «registr-summator.ewb».



Рис. 31. Функциональная схема накапливающего сумматора

с указанием выполняемых микроопераций

### Задание для подготовки к выполнению лабораторной работы

Изучить теоретический материал по лекциям и рекомендованной литературе (страницы с 90 по 103 конспекта лекций [Л.А.Брякин. Основы схемотехники цифровых устройств: конспект лекций. – Пенза: Изд. Пенз.гос. ун-та, 2006. – 104 стр.]). Построить временные диаграммы поведения регистра для тех пунктов порядка выполнения работы, в которых диаграммы могут быть построены без проведения экспериментов. Построить принципиальную схему накапливающего сумматора на микросхемах К155ИР1 и К155ИМ3 или их иностранных эквивалентах и временные диаграммы его работы с учётом задания в пункте 3 порядка выполнения работы.

### Порядок выполнения работы

### Работа со стендом

**1. Исследование регистра с параллельным занесением информации**

Соберите с учетом возможностей стенда четырехразрядный регистр с параллельным занесением информации и возможностью сброса в нулевое состояние. Постройте временные диаграммы, иллюстрирующие работу регистра при последовательном занесении пяти констант, заданных в таблице 13. Первая константа определяется номером варианта, а четыре последующих выбираются из той же таблицы для четырех «соседних» вариантов. Например, для первого варианта требуемые константы расположены в ячейках, соответствующих вариантам 1, 2, 3, 4, 5. Для десятого – 10, 11, 12, 1, 2. Исходное состояние регистра выбирается произвольно. Перед занесением первой константы необходимо выполнить сброс регистра в нулевое состояние.

**2. Исследование сдвигающего регистра.**

Соберите с учетом возможностей стенда четырехразрядный сдвигающий регистр. Постройте временные диаграммы, иллюстрирующие работу регистра при последовательном занесении константы, заданной в таблице 13. Исходное состояние регистра выбирается произвольно.

**Работа с компьютером.**

**3. Проектирование преобразователя параллельного кода в последовательный.**

Для передачи информации по минимальному числу проводов широко используются последовательные интерфейсы. В этом случае осуществляется интерфейсным блоком приём параллельного кода многоразрядного двоичного числа и передача затем полученного числа по одному проводу поразрядно. Для этого используется микрооперация сдвига принятого числа. При n разрядах исходного числа передача последовательного кода осуществляется за n периодов синхросигналов, осуществляющих сдвиг информации. Выходом преобразователя является последний разряд регистра.

При выполнения данного пункта необходимо использовать скорректированный вариант включения иностранной микросхемы 74195 с целью приближения по функциям к отечественной микросхеме К155ИР1, который предложен в файле «registr74195=ir1.ewb».

В отчете по лабораторной работе необходимо привести временные диаграммы, ориентируясь на микросхему К155ИР1, условное обозначение которой предложено на рисунке 30,а.

*Установите на информационных входах D[3/0] предложенное в таблице 13 число и при произвольном исходном состоянии регистра с помощью кнопки синхронизации, тумблера управления входом E и тумблера управления входом последовательного приёма информации D3> имитируйте показанные на рисунке 32 входные сигналы. В процессе формирования сигналов постройте временные диаграммы для всех выходов регистра. Объясните наблюдаемые сигналы, указав стрелками причинно-следственные связи. Укажите режимы работы регистра в разные моменты времени и убедитесь в том, что за 4 импульса синхронизации в режиме сдвига происходит формирование последовательного кода на выходе RG0.*

## Таблица 13

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Вариант | 1 | 2 | 3 | 4 | 5 | 6 |
| D[3/0] | 1101 | 0011 | 1110 | 0010 | 1100 | 0100 |
| Вариант | 7 | 8 | 9 | 10 | 11 | 12 |
| D[3/0] | 1010 | 0110 | 1011 | 0101 | 1101 | 0010 |



Рис. 32. Временные диаграммы управляющих сигналов

**4. Анализ работы предложенной схемы.**

*Подайте на входы D[3/0] нули, а выход RG0 соедините через инвертор с входом D3>. Синхросигнал сформируйте от кнопки. Подав на вход E логическую единицу, нажатием кнопки запишите во все разряды регистра нули. Изменив состояние сигнала E на противоположное, подайте с помощью кнопки 9 импульсов, контролируя поведение выходных сигналов регистра. Постройте временные диаграммы синхросигнала, сигнала E и всех выходных сигналов регистра и объясните поведение схемы.*

(В рассмотренном случае реализуется счётчик Джонсона (Мёбиуса)).

Определите модуль счёта полученного счётчика.

*Отключите вход используемого инвертора от выхода RG0 и подключите к выходу RG3. Подавая импульсы на синхровход от кнопки, наблюдайте поведение регистра. Объясните его поведение и постройте временные диаграммы при действии четырёх импульсов синхронизации.*

**5. Изучение особенностей работы накапливающего сумматора.**

*При исследовании накапливающего сумматора (рис. 31) используйте файл* «registr-summator.ewb» *при работе с компьютером. Используйте тумблеры для формирования числа B на входах сумматора и управляющего сигнала E на входе регистра. Подключите к выходам регистра и сумматора индикаторы состояния. Подайте на входы B сумматора число из таблицы 13. При E=0 запишите подачей четырёх импульсов ноль в регистр (при работе с компьютером можно воспользоваться сигналом сброса регистра в ноль). Измените состояние сигнала E на единичное. Подачей импульса на вход синхронизации запишите число в регистр. Обратите внимание на информацию, наблюдаемую на выходах регистра и сумматора. Объясните то, что видите. Подайте на входы B сумматора число 1101. Подачей импульса на вход синхронизации запишите в регистр сумму. Предполагая исходное состояние регистра равным нулю при сигнале E=1 (режим параллельной записи) постройте временные диаграммы работы накапливающего сумматора, на которых изобразите два импульса синхронизации, информацию на входах B сумматора, на выходах регистра и сумматора. То есть вы должны изобразить работу схемы, которую вы наблюдали.*

**6. Проектирование счётчика на базе накапливающего сумматора.**

*Превратите накапливающий сумматор в четырёхразрядный счётчик, который при подаче каждого импульса на синхронизирующий вход C выполняет предложенную в таблице 14 микрооперацию. Поясните работу счётчика временными диаграммами при произвольном исходном состоянии регистра и подаче двух импульсов синхронизации. Объясните предложенные временные диаграммы.*

## Таблица 14

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Вариант | 1 | 2 | 3 | 4 | 5 | 6 |
| мко | RG=RG+3 | RG=RG-3 | RG=RG+2 | RG=RG-2 | RG=RG+1 | RG=RG-1 |
| Вариант | 7 | 8 | 9 | 10 | 11 | 12 |
| мко | RG=RG+4 | RG=RG-4 | RG=RG+5 | RG=RG-5 | RG=RG+6 | RG=RG-6 |

мко – микрооперация

**6\*. Проектирование реверсивного счётчика**

*Используя схему накапливающего сумматора, на входах B предложите комбинационную схему, которая в зависимости от состояния дополнительного сигнала управления превращает схему в суммирующий или в вычитающий счётчик. Счёту подлежат импульсы, поступающие на вход синхронизации регистра. В режиме суммирования каждый синхроимпульс должен увеличивать состояние регистра на единицу (выполняется микрооперация RG:=RG+1), а в режиме вычитания – уменьшать на два (выполняется микрооперация RG:=RG-2). Определите, какой уровень сигнала надо подать на вход режима работы микросхемы регистра. Смоделируйте всю схему на компьютере с дополнительным управляющим входом, опишите поведение и постройте временные диаграммы работы.*

### Контрольные вопросы

1. Что такое регистр?

2. Есть ли отличия в условном обозначении регистра в зависимости от того, реализован регистр на триггерах с динамическим управлением или на двухступенчатых триггерах?

3. Отличаются ли сдвигающие регистры по направлению сдвига схемотехнически?

4. Чем отличается комбинационный сумматор от накапливающего сумматора?

5. С какой целью может использоваться вход переноса в младшем разряде сумматора при выполнении алгебраического суммирования?

6. Если в регистре накапливающего сумматора ноль, а на входе сумматора число N, то какое число будет непосредственно на выходах комбинационного сумматора после записи числа N в регистр?